

Resolução Paralela Verificada de Sistemas de Equações Lineares: uma Análise do Impacto no Desempenho da Técnica DVFS para Eficiência Energética

Viviane L. Lara¹, Mariana Kolberg², Luiz Gustavo Fernandes¹

¹Pontifícia Universidade Católica do Rio Grande do Sul (PUCRS)
Av. Ipiranga, 6681 - Prédio 32 - PPGC

²Universidade Federal do Rio Grande do Sul (UFRGS)
Av. Bento Gonçalves, 9500 - Bloco IV - PPGC

viviane.lara@acad.pucrs.br, mariana.kolberg@inf.ufrgs.br,

luiz.fernandes@pucrs.br

Resumo. Atualmente, a área de Alto Desempenho tem buscado soluções que considerem, além do desempenho, a eficiência energética durante a execução de aplicações. Nesse sentido, este trabalho apresenta um estudo de caso que permite avaliar o uso da técnica DVFS em solvers de SELAS Verificados de Alto Desempenho com o objetivo de melhorar a eficiência energética sem comprometer o desempenho dos resultados de forma significativa.

1. Introdução

A resolução de SELAs (Sistemas de Equações Lineares Algébricas) é importante em diversas áreas. Porém, de acordo com Hammer [HAMMER et al. 1995], os resultados de certas computações em ponto flutuante não são representados corretamente devido a erros de arredondamento. Para contornar o erro, existe a Computação Verificada, que garante o rigor matemático do resultado de uma computação fornecendo um intervalo que, certamente, contém o resultado exato [KULISCH and MIRANKER 1981]. Entretanto, esta técnica demanda um maior custo computacional, o qual pode ser reduzido graças a Computação de Alto Desempenho. Trabalhos como os de Kolberg [KOLBERG 2009] e Zimmer [KRÄMER and ZIMMER 2009], apresentaram *solvers*¹ para a resolução verificada de Sistemas Lineares usando técnicas de Alto Desempenho.

Por outro lado, o consumo de energia cresce juntamente com o aumento do poder de processamento de ambientes de Alto Desempenho, tornando a eficiência energética de aplicações uma condição relevante. Devido a esta preocupação, a maioria dos processadores atuais permite a utilização da técnica DVFS (*Dynamic Voltage and Frequency Scaling*) [RIZVANDI et al. 2011], a qual possibilita a alteração da frequência e voltagem do processador.

Desta forma, o objetivo deste trabalho é aplicar a técnica DVFS (*Dynamic Voltage and Frequency Scaling*) em *solvers* de SELAs Verificados de Alto Desempenho e realizar um estudo de caso que permita avaliar o quanto a técnica melhora a eficiência energética, e qual seu impacto no desempenho da solução paralela.

2. Avaliação de consumo

Os experimentos foram realizados no *cluster* Atlântica do Laboratório de Alto Desempenho da Pontifícia Universidade Católica do Rio Grande do Sul. Esta plataforma possui 16 máquinas Dell PowerEdge R610 sendo que cada nodo consiste de dois processadores Intel Xeon Quad-Core E5520. Os valores de consumo mínimo e máximo foram obtidos

¹*Solver* é uma ferramenta computacional com o objetivo de resolver um problema matemático.

Tabela 1. Consumo de energia e tempo de execução dos solvers

Solver		Kolberg			Zimmer		
Matrizes	Ordem	Performance (W)	Powersave (W)	(%)	Performance (W)	Powersave (W)	(%)
bessik17	10626	217,101	80,860	-62,754	451,885	121,251	-73,167
sherman3	5005	7,317	1,753	-76,031	10,008	2,514	-74,873
Matrizes	Ordem	Tempo Perf. (s)	Tempo Pow. (s)	(%)	Tempo Perf. (s)	Tempo Pow. (s)	(%)
bessik17	10626	2684,129	4218,806	+57,175	5586,884	6326,173	+13,232
sherman3	5005	90,470	91,509446	+1,148	123,735	131,203485	+6,035

com o uso do multímetro digital EZ-735, ficando em 0,080 watts/s para o consumo máximo e de 0,019 watts/s o consumo mínimo. Considerou-se o valor do consumo mínimo como o valor do consumo na menor frequência. O pacote `cpufrequtils` do Linux foi instalado para alterar a frequência dos processadores.

Inicialmente, é realizado um experimento com o objetivo de alterar a frequência dos processadores antes da execução de dois solvers, os quais solucionam SELAs utilizando a técnica de Computação Verificada em paralelo. Em um primeiro momento, o valor da frequência é alterado com objetivo de utilizar a máquina em seu máximo desempenho (*performance*) e realizam-se vários testes com matrizes de entradas reais disponibilizadas pelo Matrix Market [Mathematical and Market 2012]. Em seguida, a frequência é alterada para o valor mínimo (*powersave*) e os mesmos testes são realizados objetivando utilizar a máquina com a menor e mais econômica frequência possível.

A Tabela 1 apresenta os valores de consumo obtidos pelos solvers de Kolberg [KOLBERG 2009] e de Zimmer [KRÄMER and ZIMMER 2009] com a maior e menor frequência e a porcentagem de redução do consumo. Analisando a tabela pode-se perceber que houve redução de consumo em todos os casos de mais de 50%. Por outro lado, pode-se perceber uma queda considerável no desempenho. Confirma-se que a redução de frequência durante o processamento influencia significativamente no tempo de execução.

3. Conclusões e Trabalhos Futuros

A comparação entre o consumo dos solvers em diferentes frequências possibilitou um melhor entendimento do comportamento destes em determinadas frequências, demonstrou-se que o consumo de energia foi reduzido apesar da perda de desempenho. Estes estudos servirão de base para a realização de experimentos futuros, onde pretende-se alterar a frequência dos solvers durante a realização de operações específicas, com o objetivo de diminuir o consumo sem que o desempenho seja consideravelmente comprometido. Além disso, será realizado um estudo sobre o impacto da alteração na exatidão do resultado.

Referências

- HAMMER, R., HOCKS, M., KULISH, U., and RATZ, D. (1995). *C++ Toolbox for Verified Computing*. Springer, Heidelberg.
- KOLBERG, M. (2009). Parallel Self-Verified Solver for Dense Linear Systems. *Tese de PhD*.
- KRÄMER, W. and ZIMMER, M. (2009). *Fast (Parallel) Dense Linear System Solvers in C-XSC Using Error Free Transformations and BLAS*. Springer-Verlag, Berlin, Heidelberg.
- KULISCH, U. and MIRANKER, L. (1981). *Computer Arithmetic in Theory and Practice*. Academic, New York.
- Mathematical and Market, C. S. D. M. (2012). <<http://math.nist.gov/matrixmarket/>>.
- RIZVANDI, N. B., TAHERI, J., and ZOMAYA, A. Y. (2011). Some Observations on Optimal Frequency Selection in DVFS-based Energy Consumption Minimization. *J. Parallel Distrib. Comput.*, 71(8):1154–1164.